

# Построение логических устройств на реальной элементной базе (продолжение)

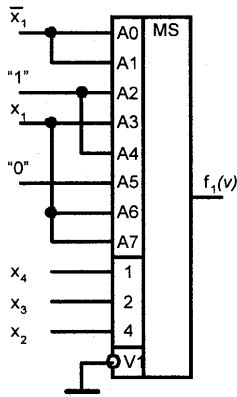


Рис. 12. Комбинационная схема на восьмиканальном мультиплексоре

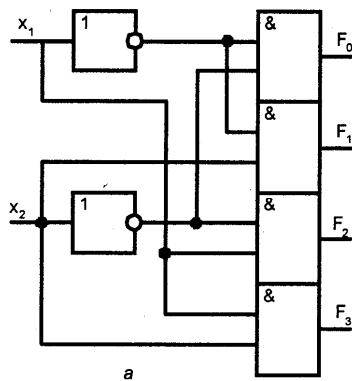


Рис. 14. Дешифратор 2x4

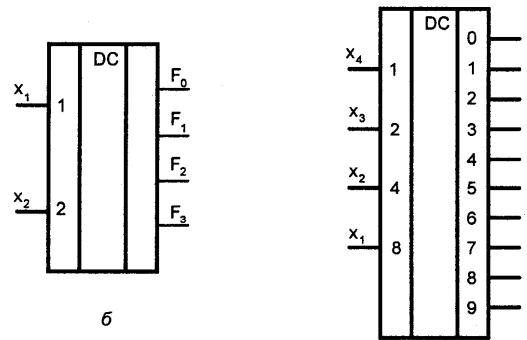


Рис. 15. Дешифратор 4x10 (микросхема К155ИД1)

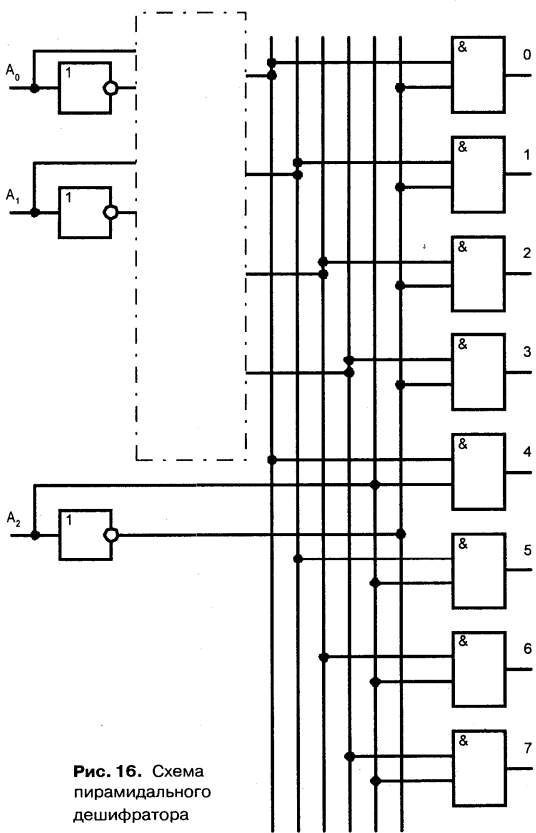


Рис. 16. Схема пирамидального дешифратора

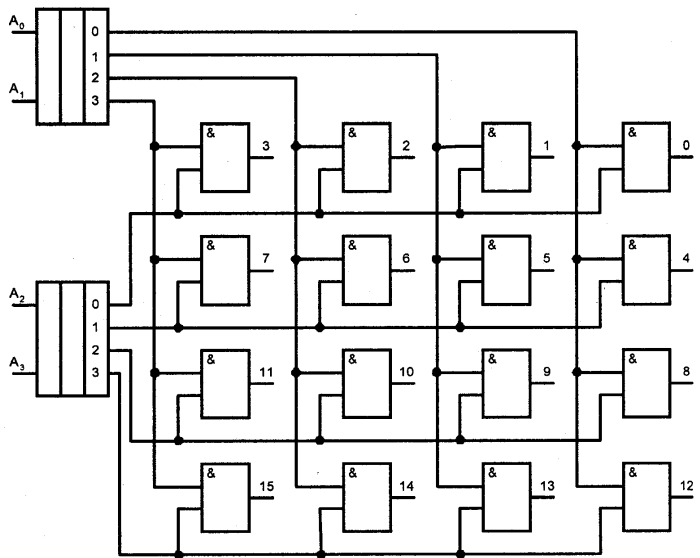


Рис. 17. Схема многоступенчатого дешифратора

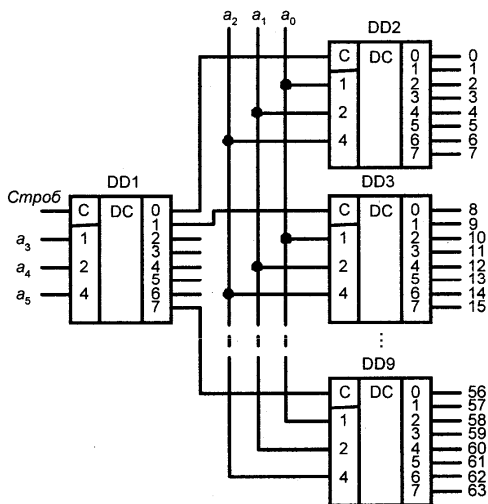


Рис. 19. Схема наращивания разрядности дешифратора

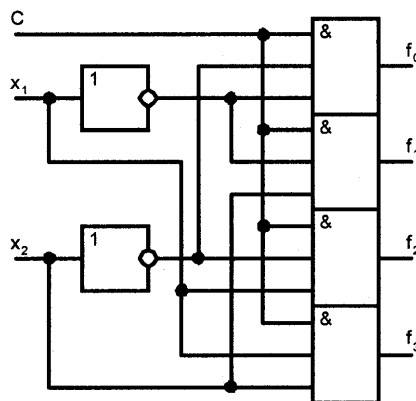


Рис. 20. Четырехканальный дешифратор-демультиплексор

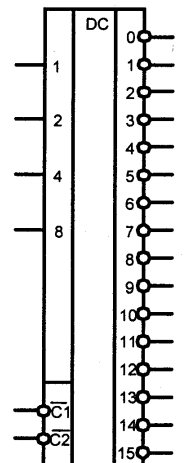


Рис. 21. 16-канальный дешифратор-демультиплексор К155ИД3

Таблица истинности функционирования шифратора

Возбужденный вход	Выход			
	$a_3$	$a_2$	$a_1$	$a_0$
$F_0$	0	0	0	0
$F_1$	0	0	0	1
$F_2$	0	0	1	0
$F_3$	0	0	1	1
$F_4$	0	1	0	0
$F_5$	0	1	0	1
$F_6$	0	1	1	0
$F_7$	0	1	1	1
$F_8$	1	0	0	0
$F_9$	1	0	0	1

Из таблицы вытекает, что  $a_0 = F_1 \vee F_3 \vee F_5 \vee F_7 \vee F_9$  ;

$a_1 = F_2 \vee F_3 \vee F_6 \vee F_7$  ;  $a_2 = F_4 \vee F_5 \vee F_6 \vee F_7$  ;  $a_3 = F_8 \vee F_9$ .

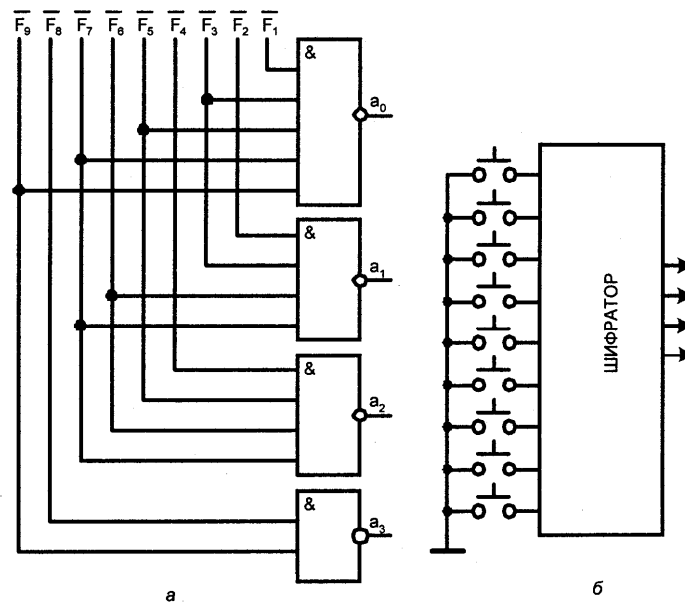


Рис. 24. Схема шифратора "10-4"